

지식재산권 현황

발명의 명칭

이중 PN 접합을 포함하는 메모리 소자 및 그 구동방법

출원번호(등록번호)

10-2020-0093129

기술보유기관명

포항공과대학교 산학협력단

기술이전 문의처

피앤아이비 강현정
070-8299-2472
hjkang@pnibiz.com

포항공대 이동현
054-279-8492
bizman@postech.ac.kr

사업화 포인트

- 빠른 데이터 접근 속도와 안정성을 갖춘 고성능 반도체 메모리 시장에서 혁신적인 솔루션 제공으로 경쟁력 확보

기술 키워드

- 이중 접합
- 제어 게이트
- 쇼트키 접합

기술 개요

캐패시터를 사용하지 않는 구조를 가진 이중 PN접합 메모리 소자 기술

- TRAM은 급격한 도핑 프로파일이 요구되어 공정 난이도가 매우 높으며, 도핑 프로파일이 선형적으로 변화되어 메모리 동작성능 및 신뢰성이 저하되는 문제가 있음
- 전극 물질 선택의 제한의 한계를 극복하여 실용 가능성을 향상시킬 수 있으며, 신뢰성 있는 우수한 동작 성능을 확보

기술 차별성

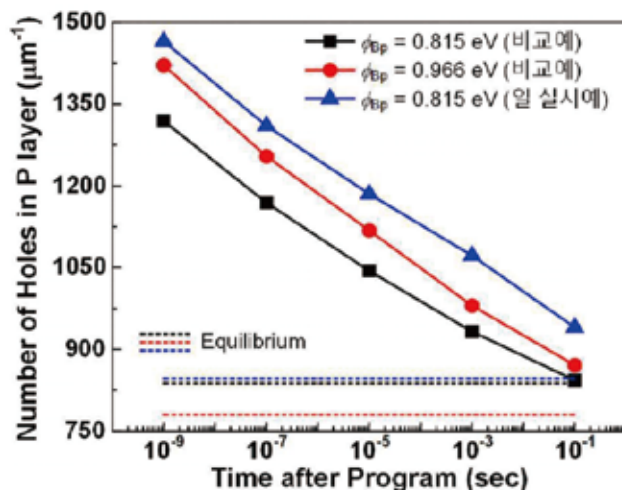
P형 반도체와 금속 전극 간의 결함을 피하고 우수한 성능

- P형 반도체 층이 금속 전극과 바로 접촉되지 않고 N형 반도체 층과 NP 접합을 이루고 있어 다수의 결함들로부터 영향을 받지 않아 성능이 우수
- 쇼트키접합의 장벽 높이가 0.966eV에서 0.815eV로 감소하였으며, 프로그램 동작 후 비교예보다 많은 정공이 축적되어 유지 시간(Tret)은 600ms 수준으로 매우 향상

낮은 수준의 P형 반도체 정공의 농도

- 애노드 전압이 인가됨에 따라, 전자들이 더욱 많이 유입되며, 애노드와 P형 반도체 층의 높은 전계는 충격 이온화를 통해 전자, 정공을 발생함
- 애노드 전압이 1.8V에서 0V로 감소한 경우의 애노드 전압이 낮아졌지만, 정공은 P형 반도체 층에 축적되어 낮은 에너지 장벽이 3ms 수준의 유지 시간을 가짐

주요 도면



패밀리 문헌 및 국가

4 한국, 미국
타이완, 중국

잔존기간(출원일 기준)

16년

TRL

3

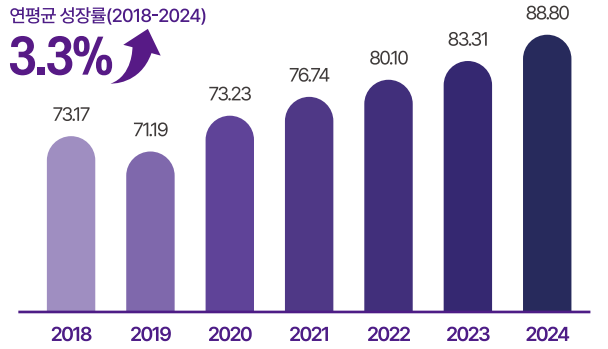
▶ 시장규모 및 전망

국내 시스템 반도체 시장

국내 시스템 반도체 시장은 2018년 2,439억 달러에서 연평균성장률 3.3%로 성장하여 2024년 88억 8,000만 달러에 이를 것으로 전망

연평균 성장률(2018-2024)

3.3%



(출처: WSTS '20, Gartner '20, OMDIA 20.3Q)

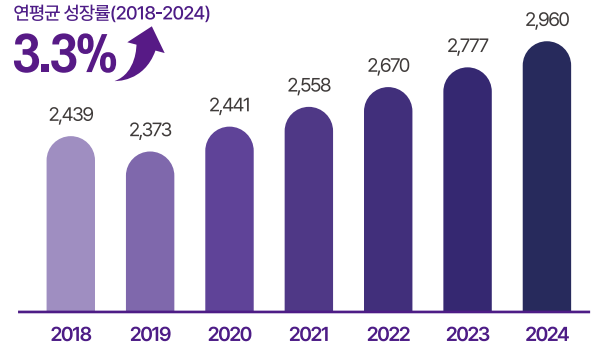
(단위: 억달러)

전세계 시스템 반도체 시장

전세계 시스템 반도체 시장은 2018년 2,439억 달러에서 연평균 성장률 3.3%로 성장하여 2024년 2,960억 달러에 이를 것으로 전망

연평균 성장률(2018-2024)

3.3%

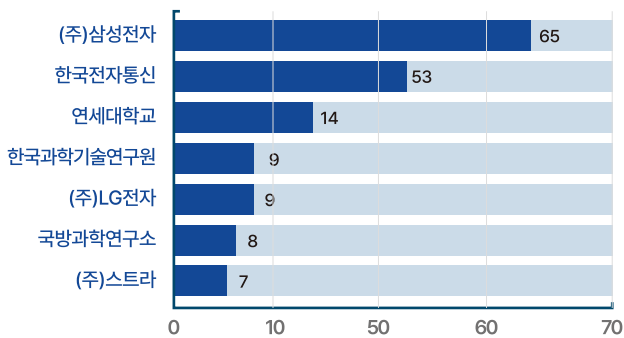


(출처: WSTS '20, Gartner '20, OMDIA 20.3Q)

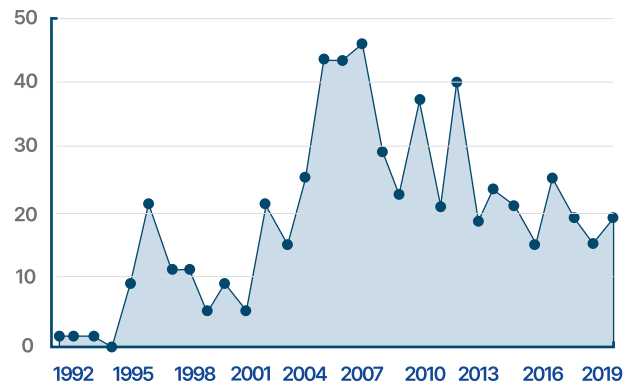
(단위: 억달러)

▶ 유사특허 현황

유사기술 및 보유기관 현황



관련기술분야 출원 동향



▶ 활용분야



삼성사의 SSD메모리



인텔사의 메모리